

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

CLIPPEDIMAGE= JP409213968A

PAT-NO: JP409213968A

DOCUMENT-IDENTIFIER: JP 09213968 A

TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE: August 15, 1997

INVENTOR-INFORMATION:

NAME

CHIYOU, KOUYUU

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SEMICONDUCTOR ENERGY LAB CO LTD

N/A

APPL-NO: JP08332894

APPL-DATE: November 27, 1996

INT-CL (IPC): H01L029/786;H01L021/336 ;H01L021/3065

ABSTRACT:

PROBLEM TO BE SOLVED: To reduce the malfunction of a TFT due to a detective contact by controlling the dry etching rate of an insulating film as an inter-layer insulating film and tapering the sectional shape of a contact hole so that an angle of inclination is decreased successively towards a lowermost layer from an uppermost layer.

SOLUTION: Inter-layer insulating films 114, 115 are formed in multilayer structure of two layers or more, the etching rate of an upper layer is made faster than a lower layer, and tapers, in which the angles of inclination are reduced successively towards a lowermost layer from the uppermost layer of the inter-layer insulating films 114, 115, can be formed. The hollowing-out sections of gate insulating films 103 and an anodic oxide film 107 such as the insides of circles can be removed by light etching, and the upper sectional shapes of contact holes can be improved. Accordingly, the sectional shapes of the contact holes are enhanced largely, the yield of the manufacture of a TFT and the reliability of wiring contacts are elevated, and reliability for a prolonged term of a device or a display system can be advanced.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-213968

(43) 公開日 平成9年(1997)8月15日

(51) Int.Cl.*	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L	29/786		H 0 1 L 29/78	6 1 6 K
	21/336		21/302	M
	21/3065		29/78	6 1 6 A
				6 1 7 S
				6 1 9 A
審査請求 未請求 請求項の数12 F D (全 10 頁)				

(21) 出願番号 特願平8-332894

(22) 出願日 平成8年(1996)11月27日

(31) 優先権主張番号 特願平7-332629

(32) 優先日 平7(1995)11月27日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 張 宏男

神奈川県厚木市長谷398番地 株式会社半

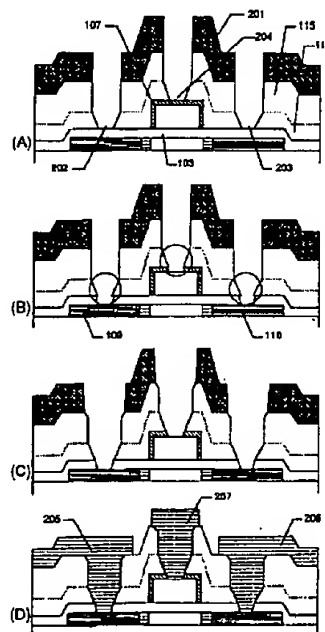
導体エネルギー研究所内

(54) 【発明の名称】 半導体装置の作製方法

(57) 【要約】

【課題】 薄膜トランジスタのソース領域やドレイン領域へのコンタクトを確実なものとする。

【解決手段】 コンタクトホールを形成した際において、最下層の絶縁膜に対するウェットエッチングによって生じたえぐれ部分をなくすために、コンタクトホールを広げるための再度のライトエッチングを行う。またこうすることでテーパ形状を得ることができコンタクトを確実なものとすることができる。



1

【特許請求の範囲】

【請求項1】陽極酸化可能な材料からなるゲイト電極を有するゲイト部と、

半導体よりなるソース部またはドレイン部と、
を有する薄膜トランジスタの作製工程において、
前記ゲイト部、ソース部およびドレイン部を覆って絶縁性被膜を少なくとも二層に積層する工程と、
前記絶縁性被膜をドライエッチングにより開孔せしめるに際し、前記絶縁性被膜の最上層から最下層に向かって順次傾斜角が小さくなるようにテーパを形成する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項2】陽極酸化可能な材料からなるゲイト電極を有するゲイト部と、

半導体よりなるソース部またはドレイン部と、
を有する薄膜トランジスタにおいて、
前記ゲイト部、ソース部およびドレイン部を覆って絶縁性被膜を形成する工程と、
前記絶縁性被膜をドライエッチング法により開孔せしめる工程と、
前記絶縁性被膜の下面に接する薄膜をエッチングする工程と、

前記工程により形成された開孔穴をライトエッチングする工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項3】陽極酸化可能な材料からなるゲイト電極を有するゲイト部と、

半導体よりなるソース部またはドレイン部と、
を有する薄膜トランジスタにおいて、
前記ゲイト部、ソース部およびドレイン部を覆って主成分の同じ絶縁性被膜を少なくとも二層に積層する工程と、

前記絶縁性被膜をドライエッチングにより開孔せしめるに際し、前記絶縁性被膜の最上層から最下層に向かって順次傾斜角が小さくなるようにテーパを形成する工程と、

前記絶縁性被膜の下面に接する薄膜をエッチングする工程と、

前記工程により形成された開孔穴をライトエッチングする工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項4】請求項1乃至請求項3において、主成分の同じ絶縁性被膜は、上層にあるものほどドライエッチングレートが速いこと、

を特徴とする半導体装置の作製方法。

【請求項5】請求項2または請求項3において、ライトエッチングの際のガス組成比は、前記絶縁性被膜をドライエッチングにより開孔せしめる際のガス組成比よりもO₂添加率が高いこと、

を特徴とする半導体装置の作製方法。

2

【請求項6】請求項2または請求項3において、ライトエッチングによりコンタクトホールのへりにおける断面形状が曲線を有すること、

を特徴とする半導体装置の作製方法。

【請求項7】陽極酸化可能な材料からなるゲイト電極を有するゲイト部と、

半導体よりなるソース部またはドレイン部と、
を有する薄膜トランジスタにおいて、
前記ゲイト部、ソース部およびドレイン部を覆って窒化珪素膜を少なくとも二層に積層する工程と、

前記窒化珪素膜をドライエッチングにより開孔せしめるに際し、前記窒化珪素膜の最上層から最下層に向かって順次傾斜角が小さくなるようにテーパを形成する工程と、

ソース部およびドレイン部において前記窒化珪素膜の下面に接する酸化珪素膜をエッチングする工程と、
該工程の後、ゲイト部において前記窒化珪素膜の下面に接する陽極酸化アルミニウム膜をエッチングする工程と、
前記工程により形成された開孔穴をライトエッチングする工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項8】請求項7において、窒化珪素膜は、上層にあるものほどドライエッチングレートが速いこと、
を特徴とする半導体装置の作製方法。

【請求項9】請求項7において、ライトエッチングの際のガス組成比は、前記窒化珪素膜をドライエッチングにより開孔せしめる際のガス組成比よりもO₂添加率が高いこと、
を特徴とする半導体装置の作製方法。

【請求項10】請求項7において、前記窒化珪素膜の厚さはゲイト電極の1～3倍であること、
を特徴とする半導体装置の作製方法。

【請求項11】請求項7において、ライトエッチングによりコンタクトホールのへりにおける断面形状が曲線を有すること、

を特徴とする半導体装置の作製方法。

【請求項12】陽極酸化可能な材料からなるゲイト電極を有するゲイト部と、

半導体よりなるソース部またはドレイン部と、
を有する薄膜トランジスタにおいて、
前記ゲイト部、ソース部およびドレイン部を覆って窒化珪素膜を一層もしくは多層に積層する工程と、
前記窒化珪素膜をドライエッチングにより開孔せしめるに際し、

ソース部およびドレイン部においては酸化珪素膜をストッパ膜とし、

ゲイト部においては陽極酸化アルミニウム膜をストッパ膜とすること、
を特徴とする半導体装置の作製方法。

50 【発明の詳細な説明】

【0001】

【発明が属する技術分野】本明細書で開示する発明は、結晶性を有する薄膜半導体を用いた半導体装置の作製方法に関する。特に、プレーナ型薄膜トランジスタの作製方法に関する。

【0002】

【従来の技術】最近、安価なガラス基板上に薄膜トランジスタ(TFT)を作製する技術が急速に発達してきている。その理由は、アクティブマトリクス型液晶表示装置の需要が高まったことにある。

【0003】アクティブマトリクス型液晶表示装置は、マトリクス状に配置された数百万個の各画素のそれぞれにTFTを配置し、各画素電極に出入りする電荷をTFTのスイッチング機能により制御するものである。

【0004】そのため、1個のTFTが動作しなければ、それに接続された画素電極は表示素子としての機能を失うことになる。これは、いわゆる点欠陥の原因となる。例えば、ノーマリブラックの液晶表示装置であれば、白色表示した時に点欠陥が黒点として現れ、非常に外観を害する。

【0005】また、この画素電極表示用TFTを駆動する回路(周辺駆動回路と呼ばれる)を、同じガラス基板上にTFTで集積化することが求められている。

【0006】この場合、駆動用TFTが動作しなければ、そのTFTから駆動電圧を印加されるTFTは全てスイッチング素子として機能しなくなる。これは、いわゆる線欠陥の原因となり、液晶表示装置として致命的な障害となる。

【0007】従って、アクティブマトリクス型液晶表示装置は、数百万個ものTFTが長期的に正常、かつ、安定した動作を維持しうるものでなくてはならない。

【0008】しかしながら、点欠陥や線欠陥を完全に排除するのは極めて困難であるのが現状である。その原因の1つとして、コンタクト不良がある。

【0009】コンタクト不良とは、配線電極とTFTとの電気的な接続箇所(以後、コンタクトと呼ぶ)が、接続不良を起こした時に生じる動作不良のことである。特に、プレーナ型TFTでは配線電極とTFTとが、細い開孔穴(コンタクトホール)を介して電気的接続を取るため、コンタクト不良は重大な問題となっている。

【0010】コンタクト不良は半導体素子特性の早期劣化の主原因であり、大電流が流れる場合や高温動作において特に劣化が加速される。従って、コンタクトの信頼性が半導体素子の信頼性を決めるとまで言われている。

【0011】一般的に、アクティブマトリクス型液晶表示装置における画素表示領域の場合、ゲイト電極はそのまま画素表示領域外へ引き出されるためコンタクトが存在しない。即ち、画素電極とのコンタクトが、液晶表示装置の信頼性にとって非常に重要である。

【0012】また、周辺駆動回路の場合は、数十万～数

百万個のコンタクトが存在する。特にゲイト電極のコンタクトがあること、大電流動作に伴う温度上昇があることは、コンタクトに対して画素表示領域以上の信頼性が要求されることを意味する。

【0013】コンタクト不良の原因は、大別して3つを挙げられる。その1つとしては、配線電極を形成する導電性膜と、TFTのソース/ドレインを形成する半導体膜とが、オーミック接合により接触していないことが挙げられる。

10 【0014】これは、接合面に絶縁性の被膜、例えば金属酸化物等が形成されたりすることによる。また、半導体膜表面近傍の状態(不純物濃度、欠陥準位密度、清浄度等)が、コンタクトの性能を大きく左右する。

【0015】2つめの原因としては、配線電極を形成する導電性膜のカバレッジが悪く、コンタクトホール内で断線していることを挙げられる。この場合、配線電極の成膜方法や成膜条件によって改善を図る必要がある。

【0016】また、3つめの原因としては、コンタクトホールの断面形状に起因する配線電極の断線が挙げられる。20 コンタクトホールの断面形状は、コンタクト部に覆われた絶縁物(SiN、SiO₂等)のエッチング条件に強く依存する。

【0017】カバレッジの良好なコンタクトを形成するためには、連続的に変化する緩やかな断面形状(テーパーと呼ばれる)が望ましい。また、多層層間絶縁膜の場合によく見られる下層膜のオーバーエッチング(えぐれ)はカバレッジを著しく悪化させる。

【0018】

【発明が解決しようとする課題】本明細書で開示する発明は、配線電極とTFTとの電気的な接続経路となるコンタクトホールの断面形状を改善し、コンタクト不良によるTFTの動作不良を低減することを課題とする。

【0019】即ち、コンタクトの信頼性を改善して、デバイスまたは液晶表示装置としての長期信頼性を改善することを課題とする。また、点欠陥や線欠陥を排除して、製造工程の歩留りの向上を課題とする。

【0020】

【課題を解決するための手段】本明細書で開示する発明の一つは、陽極酸化可能な材料からなるゲイト電極を有するゲイト部と、半導体よりなるソース部またはドレイン部と、を有する薄膜トランジスタの作製工程において、前記ゲイト部、ソース部およびドレイン部を覆って主成分の同じ絶縁性被膜を少なくとも二層に積層する工程と、前記絶縁性被膜をドライエッチングにより開孔せしめるに際し、前記絶縁性被膜の最上層から最下層に向かって順次傾斜角が小さくなるようにテーパーを形成する工程と、を有することを特徴とする。

【0021】上記発明は、層間絶縁膜とする絶縁性被膜のドライエッチングレートを制御することで、コンタクトホールの断面形状を最上層から最下層に向かって順次

傾斜角が小さくなるようにテーパ化することを特徴とする。なおテーパ角は、図3の α や β で示される確度で定義される。

【0022】前記絶縁性被膜は、層間絶縁膜としての機能を有していれば良いため、酸化珪素膜、窒化珪素膜、有機性樹脂など様々な材料が使用できる。

【0023】この際、ドライエッチングレートを容易に制御できる材料が望ましい。これは、上層のエッチングレートを、下層のエッチングレートより速くすることで容易に所望のテーパを形成できるからである。

【0024】また、一般的にはドライエッチングによりコンタクトホールを形成する場合、リアクティブイオンエッチング法(RIE法)が用いられる。

【0025】しかし、RIE法の欠点はエッチングが終了した時点(エンドポイントと呼ばれる)がはっきりしないと、コンタクトをとるべき導電性薄膜をも掘り進んでしまうことである。

【0026】RIE法の場合、エンドポイントの検知はプラズマ発光測定によるのが一般的である。これは、エッチングの際に生じる特定のラジカルやイオンをモニタリングすることによって行う。

【0027】この場合、例えば酸化珪素膜からなるゲイト絶縁膜上に形成された、酸化珪素膜からなる層間絶縁膜のエッチングは、モニタする発光種が混同されエンドポイントの確認が困難となる。

【0028】上記のことを考慮すると、層間絶縁膜として用いる絶縁性被膜は作製するTFETの構造を十分考慮して選択する必要がある。

【0029】本明細書で開示する他の発明は、陽極酸化可能な材料からなるゲイト電極を有するゲイト部と、半導体よりなるソース部またはドレイン部と、を有する薄膜トランジスタの作製工程において、前記ゲイト部、ソース部およびドレイン部を覆って絶縁性被膜を形成する工程と、前記絶縁性被膜をドライエッチング法により開孔せしめる工程と、前記絶縁性被膜の下面に接する薄膜をエッチングする工程と、前記工程により形成された開孔穴をライトエッチングする工程と、を有することを特徴とする。

【0030】上記発明は、コンタクトホールをライトエッチングによって広げることと、コンタクトホール上部にテーパを形成することを特徴とする。

【0031】絶縁性被膜の下面に接する薄膜をウェットエッチングすると、等方性エッチングのため絶縁性被膜の下に回り込んで開孔穴が形成される。その時、下に回り込んだ部分がえぐれとなり、後に配線電極の断線の原因となる。

【0032】本発明によれば、ライトエッチングを行うことで、コンタクトホールの内壁面をえぐれた分だけ広げることができ、えぐれ部分をなくすることができる。

【0033】この時、ライトエッチングの際のガス組成

比は、コンタクトホールを形成する際のガス組成比よりも O_2 添加量を増やしたものとする。

【0034】これは、えぐれ部分をなくすと同時にコンタクトホールの開孔領域を形成するレジストマスクを後退させ、コンタクトホールのへり(本明細書では、コンタクトホール入口の外枠をへりと呼ぶこととする)の角を丸くするためである。

【0035】即ち、このライトエッチングにより、なだらかな曲線に沿って落ち込むような断面形状のコンタクトホールが得られる。従って、配線電極のカバレッジは極めて良好なものとなる。

【0036】

【実施例】

【実施例1】本発明を利用した薄膜トランジスタ(TFT)の作製工程例を図1に示す。

【0037】まず、酸化珪素膜などの絶縁膜を表面に有したガラス基板101を用意する。その上に、図示しない500Åの厚さの非晶質珪素膜をプラズマCVD法や減圧熱CVD法により形成し、適当な結晶化方法により結晶化する。この結晶化は加熱によっても、レーザー光の照射によっても良い。

【0038】次に、前記非晶質珪素膜を結晶化して得られた結晶性珪素膜をパターンニングして、活性層を構成する島状の半導体層102を形成する。

【0039】その上に、後にゲイト絶縁膜として機能する酸化珪素膜103を1200Åの厚さに形成する。この酸化珪素膜103の形成方法は、プラズマCVD法や減圧熱CVD法によれば良い。

【0040】次に、アルミニウムまたはアルミニウムを主成分とする材料からなる膜104を4000Åの厚さに形成する。このアルミニウム膜104は、後にゲイト電極として機能する。勿論、アルミニウムの他に陽極酸化可能な材料、例えば、タンタル、ニオブ等を用いても構わない。

【0041】次に、電解溶液中でアルミニウム膜104を陽極として、陽極酸化を行う。電解溶液としては、3%の酒石酸のエチレングリコール溶液をアンモニア水で中和して、PH=6.92に調整したものを使用する。また、白金を陰極として化成電流5mA、到達電圧10Vとして処理する。

【0042】こうして形成される緻密な陽極酸化膜105は、後にフォトリソとの密着性を高める効果がある。また、電圧印加時間を制御することで陽極酸化膜105の厚さを制御できる。(図1(A))

【0043】こうして、図1(A)の状態が得られたら、アルミニウム膜104をパターンニングして、図示しないゲイト電極を形成する。

【0044】次に、2度目の陽極酸化を行い、多孔質の陽極酸化膜106を形成する。電解溶液は3%のシュウ酸水溶液とし、白金を陰極として化成電流2~3mA、

到達電圧8Vとして処理する。

【0045】この時陽極酸化は基板に対して平行な方向に進行する。また、電圧印加時間を制御することで多孔質の陽極酸化膜106の長さを制御できる。

【0046】さらに、専用の剥離液でフォトレジストを除去した後、3度目の陽極酸化を行い、図1(B)の状態を得る。

【0047】この時、電解溶液は3%の酒石酸のエチレングリコール溶液をアンモニア水で中和して、PH=6.92に調整したものを使用する。そして、白金を陰極として化成電流5~6mA、到達電圧100Vとして処理する。

【0048】この際形成される陽極酸化膜107は、非常に緻密、かつ、強固である。そのため、ドーピング工程などの後工程で生じるダメージからゲイト電極108を保護する効果を持つ。

【0049】また、強固な陽極酸化膜107はエッチングされにくいいため、コンタクトホール開孔の際にエッチング時間が長くなる問題がある。そのため、1000Å以下の厚さにするのが望ましい。

【0050】次いで、イオンドーピング法により、島状の半導体層102に不純物を注入する。例えば、Nチャネル型TFTを作製するならば、不純物としてP(リン)を用いれば良い。

【0051】まず、図1(B)の状態で1度目のイオンドーピングを行う。なお、P(リン)の注入は加速電圧60~90kV、ドーズ量 $0.2 \sim 5 \times 10^{15}$ 原子/cm²で行う。本実施例では、加速電圧80kV、ドーズ量 1×10^{15} 原子/cm²とする。

【0052】すると、ゲイト電極108、多孔質の陽極酸化膜106がマスクとなり、後にソース/ドレインとなる領域109、110が自己整合的に形成される。

【0053】次に、図1(C)に示す様に、多孔質の陽極酸化膜106を除去して、2度目のドーピングを行う。なお、2度目のP(リン)の注入は加速電圧60~90kV、ドーズ量 $0.1 \sim 5 \times 10^{14}$ 原子/cm²で行う。本実施例では、加速電圧80kV、ドーズ量 1×10^{14} 原子/cm²とする。

【0054】すると、ゲイト電極108がマスクとなり、ソース領域109、ドレイン領域110と比較して不純物濃度の低い、低濃度不純物領域111、112が自己整合的に形成される。

【0055】同時に、ゲイト電極108の直下は不純物が全く注入されないため、TFTのチャネルとして機能する領域113が自己整合的に形成される。

【0056】このようにして形成される低濃度不純物領域(またはLDD領域)112は、チャネル領域113とドレイン領域110との間に高電界が形成されるのを抑制する効果を持つ。

【0057】次に、KrFエキシマレーザー光の照射及

び熱アニールを行う。本実施例では、レーザー光のエネルギ密度は250~300mJ/cm²とし、熱アニールは300~450℃1hrで行う。

【0058】この工程により、イオンドーピング工程で損傷を受けた、島状の半導体層102の結晶性を改善することができる。

【0059】次に、図1(D)に示す様に、2層構造で構成される層間絶縁膜114、115をプラズマCVD法により形成する。本実施例では、この層間絶縁膜114、115はそれぞれ組成比の異なる窒化珪素膜からなる。

【0060】この際、2層目層間絶縁膜115には、1層目層間絶縁膜114よりもドライエッチングレートが速い性質を有するような組成比の窒化珪素膜を用いる。例えば、成膜ガスの圧力や成膜温度を高くしたり、RFパワーを下げたりする事で、エッチングレートが速い膜を形成することができる。

【0061】具体的には、1層目の成膜温度を250℃とし、2層目の成膜温度を350℃とすると、2層目のドライエッチングレートは1層目の2倍程に速くなる。また、1層目の成膜ガス圧力を0.3torrとし、2層目の成膜ガス圧力を0.7torrとする。このようにすると、2層目のドライエッチングレートは1層目の1.5倍程に速くなる。

【0062】これは、図3に示すコンタクトホールの形状において、2層目層間絶縁膜115の傾斜角 β よりも1層目層間絶縁膜114の傾斜角 α の方が小さくなるようにするために必要な要素である。

【0063】また、1層目と2層目の層間絶縁膜の合計膜厚が、ゲイト電極108の膜厚の1~3倍となるようにする。これは、層間絶縁膜のカバレッジを良くすることで層間絶縁膜を介するリーク電流を防止するためである。

【0064】ただし、1層目層間絶縁膜114は合計膜厚の1/3以下の膜厚が望ましい。それ以上では、傾斜角 α が大きくなり、後のライトエッチング工程において不都合は生じる。

【0065】次に、図2(A)の201で示すレジストマスクを形成して、ドライエッチング法によりコンタクトホールを形成する。エッチングガスの組成比はCF₄:O₂=40:60となるようにする。

【0066】エッチングはエンドポイントが確認されてから、150秒後に終了する。エンドポイントは図5の様に、窒素イオンの信号強度が一定になった時間として検出される。1層目で窒素イオンの信号強度が大きくなるのは、1層目の方が2層目より緻密であることによる。

【0067】この時、ソース/ドレインコンタクト部202、203では、ゲイト絶縁膜103がドライエッチングのストッパー膜として働く。また、ゲイト電極部2

04では、陽極酸化膜107がドライエッチングのストッパー膜として働く。

【0068】さらに、2層目層間絶縁膜115は1層目層間絶縁膜114よりもエッチングレートが速いので、図2(A)に示すようにテーパーが形成される。

【0069】次に、バッファーフッ酸を用いてコンタクトホール底面のゲイト絶縁膜103をエッチングして、ソース/ドレイン部109、110コンタクトホールを完成させる。

【0070】次いで、クロム酸、酢酸、燐酸、硝酸を混合した組成からなるクロム混酸溶液を用いて陽極酸化膜107をエッチングして、ゲイト電極部204のコンタクトホールを完成させる。

【0071】このように、ゲイト絶縁膜103のエッチングを先に行えば、陽極酸化膜107は耐バッファーフッ酸性に優れているため、ゲイト電極108を保護することができる。また、クロム混酸溶液はソース領域109、ドレイン領域110の表面を殆どエッチングしない。

【0072】以上のようにして、図2(B)の状態が得られる。しかし、バッファーフッ酸やクロム混酸を用いるようなウェットエッチングは、等方性にエッチングが進行するため、図2(B)の円内に示すようなえぐれ部分が形成されてしまう。

【0073】そこで、層間絶縁膜をライトエッチングにより後退させて、図2(C)に示すようにえぐれ部分のない状態とする。この際、1層目層間絶縁膜114は傾斜角 α が小さいほど容易に後退する。

【0074】このライトエッチングはドライエッチング法により行い、エッチングガスの組成比は $\text{CF}_4:\text{O}_2 = 25:75$ となるようにする。この組成比では、窒化珪素と珪素の選択比が10以上となるため、ソース領域109、ドレイン領域110の表面を殆どエッチングしない。

【0075】また、このライトエッチングは O_2 添加率の高いガス組成比で行われるため、レジストマスク201も同時に後退する。そのため、図4の円内に示す様にコンタクトホールのへりにおける断面形状は角がエッチングされて曲線となる。

【0076】コンタクトホールの形成が終了したら、配線電極205、206、207を形成して、水素雰囲気中で350℃2hrのアニール処理を行う。

【0077】以上の工程を経て、図2(D)に示すような薄膜トランジスタが作製される。

【0078】〔実施例2〕本実施例は、本明細書に開示する発明を単結晶シリコンウエハーを利用したICプロセスに利用した場合の例である。具体的には、シリコンウエハーを利用してMOS型トランジスタを作製する場合の例を示す。

【0079】図6～図8に本実施例の作製工程を示す。

まず図6(A)に示すようにN型の単結晶シリコンウエハー601上に熱酸化膜と窒化珪素膜とを積層し、それをパターニングすることにより、熱酸化膜602と窒化珪素膜603の積層膜でなるパターンを形成する。

【0080】次に選択的な熱酸化法により、フィールド酸化膜604、605を形成する。こうして図6(A)に示す状態を得る。

【0081】次に熱酸化膜602と窒化珪素膜603を除去し、再度熱酸化法により、熱酸化膜606を形成する。この熱酸化膜606は、ゲイト絶縁膜を構成する。

【0082】次にゲイト電極607を適当な金属材料、またはシリサイド材料、または半導体材料でもって形成する。ゲイト電極607を形成したら、ソース/ドレイン領域を形成するための不純物のドーピングを行う。

【0083】ここでは、Pチャネル型のMOS型トランジスタを作製するためにB(ボロン)のドーピングをイオン注入法でもって行う。なお、Nチャネル型のMOS型トランジスタを作製するのであれば、P(リン)のドーピングを行えばよい。

【0084】上記のドーピングの後、加熱処理を行うことにより、注入された不純物の活性化とドーピングに際しての半導体層の損傷のアニールを行う。

【0085】こうして、図6(B)のように、P型を有するソース領域608、ドレイン領域609が自己整合的に形成される。

【0086】次に層間絶縁膜として窒化珪素膜610と611を成膜する。ここでも実施例1と同様な方法により、610より611の窒化珪素膜の方がエッチングレートが速くなるような膜質とする。

【0087】こうして図6(C)に示す状態を得る。次に図7(A)に示すように、レジストマスク612を配置し、ドライエッチング法により、コンタクトホール613と614の形成を行う。

【0088】こうして図7(A)に示す状態を得る。この際、熱酸化膜でなるゲイト絶縁膜606がエッチングストッパーとして機能する。

【0089】次にウェットエッチング法を用いて615、616で示されるコンタクトホールの形成を行う。

【0090】こうして図7(B)に示す状態を得る。この際、ウェットエッチング法による等方性のエッチングが進行するので、615と616のコンタクトホールは、613、614で示されるコンタクトホールの底部を広げてしまうようなものとなる。

【0091】次にライトドライエッチングにより層間絶縁膜およびレジストマスクを後退させる。ここでのドライエッチングは、 CF_4 と O_2 とを混合したものを利用して行う。ここで酸素を混合させるのは、レジストマスクを後退させるためである。

【0092】こうして図8(A)に示すような断面形状を有したコンタクトを得ることができる。

11

【0093】図8(A)に示す状態を得たら、ソース電極619とドレイン電極620を形成する。こうしてMOS型トランジスタが完成する。

【0094】

【発明の効果】本発明によれば、層間絶縁膜を二層以上の多層構造とし、下層よりも上層のエッチングレートを速くしたため、層間絶縁膜の最上層から最下層に向かって、順次傾斜角が小さくなるようにテーパを形成することができる。

【0095】また、ライトエッチングを行うことで、図2(B)の円内のようなゲイト絶縁膜103や陽極酸化膜107のえぐれ部分を無くすことができる。さらに、コンタクトホールの上部断面形状も改善することができる。

【0096】以上の効果により、コンタクトホールの断面形状が大きく改善され、TFT作製の歩留りおよび配線コンタクトの信頼性が向上する。また、それに伴いデバイスまたは表示システムの長期信頼性を向上させることができる。

【図面の簡単な説明】

【図1】 薄膜トランジスタの作製工程を示す図。

【図2】 薄膜トランジスタの作製工程を示す図。

【図3】 コンタクトホールの断面形状を示す図。

【図4】 コンタクトホールの断面形状を示す図。

【図5】 ドライエッチング時のエンドポイントを示す図。

12

【図6】 発明を利用したICプロセスを示す図。

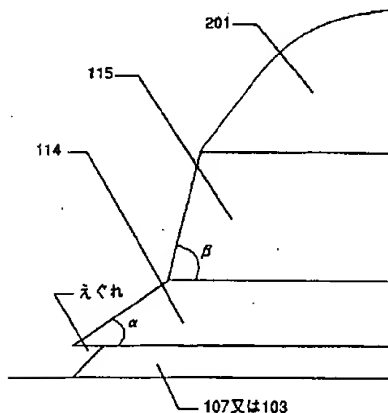
【図7】 発明を利用したICプロセスを示す図。

【図8】 発明を利用したICプロセスを示す図。

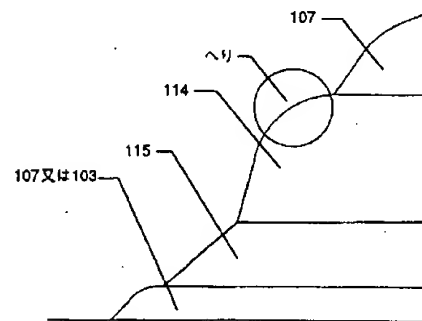
【符号の説明】

101	ガラス基板
102	島状の半導体層
103	酸化珪素膜
104	アルミニウム膜
105	緻密な陽極酸化膜
106	多孔質の陽極酸化膜
107	強固な陽極酸化膜
108	ゲイト電極
109	ソース領域
110	ドレイン領域
111	低濃度不純物領域
112	低濃度不純物領域
113	チャネル領域
114	1層目層間絶縁膜
115	2層目層間絶縁膜
201	レジストマスク
202	ソースコンタクト部
203	ドレインコンタクト部
204	ゲイトコンタクト部
205	配線電極
206	配線電極
207	配線電極

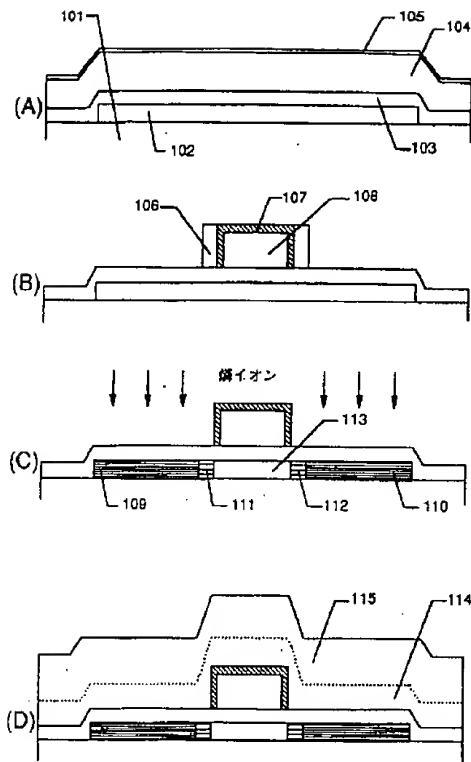
【図3】



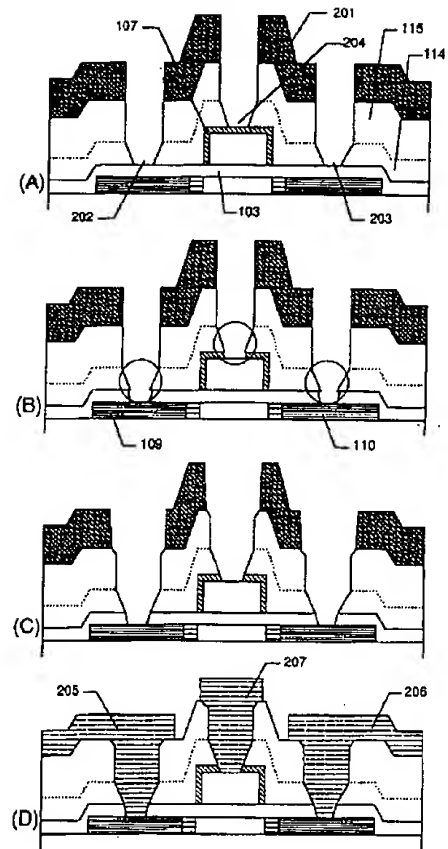
【図4】



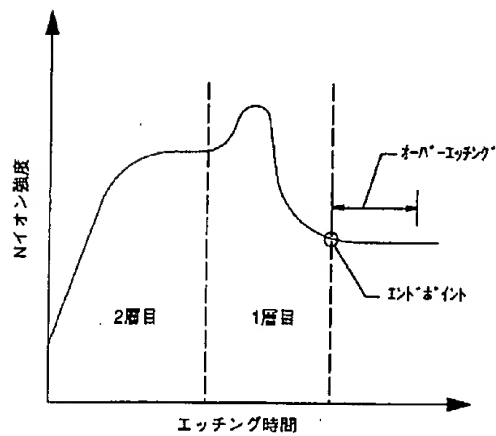
【図1】



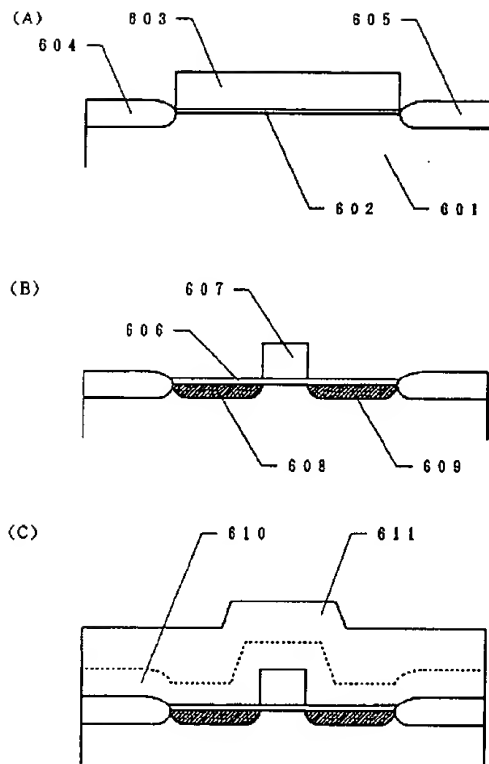
【図2】



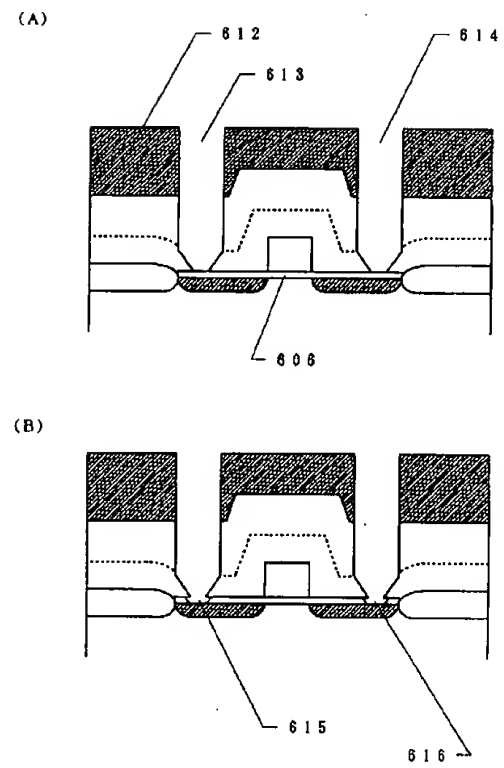
【図5】



【図6】

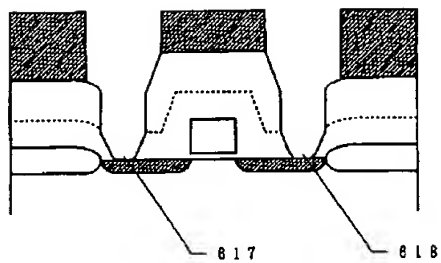


【図7】



【図8】

(A)



(B)

